

SCHOTTKY BARRIER DIODE

Publication number: JP3152974

Publication date: 1991-06-28

Inventor: KAJIMURA TAKESHI

Applicant: NIPPON ELECTRIC CO

Classification:

- international: **H01L29/872; H01L29/47; H01L29/66; H01L29/40;**
(IPC1-7): H01L29/48

- European:

Application number: JP19890292749 19891109

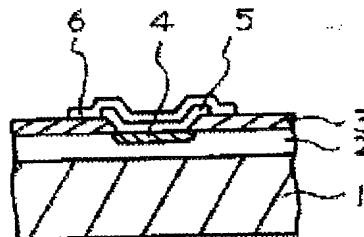
Priority number(s): JP19890292749 19891109

[Report a data error here](#)

Abstract of JP3152974

PURPOSE: To make a Schottky barrier diode stable in characteristics by a method wherein a TaSi alloy layer formed onto a P-type silicon is used as a Schottky barrier metal.

CONSTITUTION: An insulating film such as a silicon oxide film 3 prescribed in thickness is formed on a silicon wafer composed of a P-type silicon substrate 1 and a P-type epitaxial layer 2 specified in impurity concentration and formed on it. The oxide film 3 is etched to make a Schottky window, and Ta is evaporated thereon, which is thermally treated. A TaSi alloy layer 4 is formed on the Schottky window where Ta and silicon are in contact with each other. Ta evaporated on the oxide film 3 is removed, and a Ti thin film 5 is formed on the alloy layer 4. The TaSi alloy layer 4 formed through a heat treatment forms a Schottky barrier at a new silicon interface, so that a low barrier Schottky diode provided with a barrier formed of TaSi and P-type silicon and stable in characteristics can be formed.



Data supplied from the **esp@cenet** database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-152974

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)6月28日

H 01 L 29/48

S

7738-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 ショットキバリアダイオード

⑯ 特 願 平1-292749

⑰ 出 願 平1(1989)11月9日

⑱ 発 明 者 梶 村 武 史 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

ショットキバリアダイオード

特 許 請 求 の 範 囲

p型低抵抗シリコン基板上に所定の不純物濃度、厚さを有するp型エピタキシャル層が形成されたシリコンウェハースにおいて、所定のショットキ障壁を形成するための絶縁膜によりショットキ窓を有し、T_a蒸着および熱処理により前記ショットキ窓部分に形成されたT_aS_i合金層および前記T_aS_i合金層上に所定の大きさに形成された少なくともT_iを含む金属層から構成された電極を有することを特徴とするショットキバリアダイオード。

発 明 の 詳 細 な 説 明

〔産業上の利用分野〕

本発明はショットキバリアダイオードに関し、

特に高周波帯の微小信号の検波等に最適な障壁電位の低いショットキバリアダイオード(以下、ローバリアショットキダイオードと呼ぶ)に関する。

〔従来の技術〕

従来、この種のローバリアショットキダイオードは、第3図に示すようにn型低抵抗シリコン基板9上に所定の不純物濃度、厚さを有するn型エピタキシャル層10が形成されたシリコンウェハース上にシリコン酸化膜3などによって所定の大きさのショットキ窓が形成され、このショットキ窓で露出したシリコン表面にT_i薄膜を蒸着等により形成した後、その上にA₂薄膜6等の電極用金属を形成して構成され、最終的な熱工程を経てT_i薄膜はT_iショットキバリア金属層11となる。このようなn型シリコンとT_iショットキバリア金属層11の障壁電位は0.45eV程度でローバリアショットキダイオードとして広く利用されている。

〔発明が解決しようとする課題〕

上述した従来のローバリアショットキダイオードは、シリコン表面に直接Tiを付着しているために、シリコン表面の清浄度等により、その電流-電圧特性のばらつきが大きいという欠点を有していた。

また、Tiとn型シリコンとは400～450℃という比較的低い温度で合金化が進み、TiSi合金層とn型シリコンとの界面で新たな障壁が形成されるため障壁電位が高くなる（通常、TiSi-n型シリコンの障壁電位は0.55～0.6eV程度になる）という欠点を有している。

〔課題を解決するための手段〕

本発明のローバリアショットキダイオードは、p型低抵抗シリコン基板上に所定の不純物濃度、厚さを有するp型エピタキシャル層が形成されたシリコンウェハースにおいて、所定のショットキ障壁を形成するための絶縁膜例えばシリコン酸化膜によりショットキ窓を有し、Ta蒸着および熱処理によりショットキ窓部分に形成されたTa

Si合金層およびTaSi合金層上に所定の大きさに形成された少なくともTiを含む金属層とから構成された電極を有している。

〔実施例〕

次に本発明について図面を参照して説明する。

第1図は本発明の第1の実施例の断面図である。p型低抵抗シリコン基板1上に所定の濃度と厚さを有するp型エピタキシャル層2が形成されたシリコンウェハースに所定の厚さの絶縁膜例えばシリコン酸化膜3を形成する。

その後、所定の大きさのショットキ窓をシリコン酸化膜3のエッチングにより形成し、1000～1500ÅのTaを蒸着により付着した後、600～650℃の温度にて熱処理を施す。この時、Taとシリコンが接触しているショットキ窓の部分がTaSi合金層4として形成される。

その後、シリコン酸化膜3上のTaをエッチング除去し、合金層4上に密着の良好なTi薄膜5、さらにその上にボンディング用のAl薄膜6を形成し、電極を構成する。

- 3 -

- 4 -

この時、熱処理によって形成されたTaSi合金層4が新しいシリコン界面でショットキバリアを形成するため、TaSiとp型シリコンの障壁を持ったローバリアショットキダイオードが形成される。通常、TaSiとp型シリコンの障壁は、0.45eVである。

第2図は第2の実施例の断面図であり、ガラス封止型パッケージに用いるバンパ電極を有したチップに適用した例である。

第1の実施例と同様に形成されたTaSi合金層4上に、所定の大きさのTi薄膜5およびAu薄膜7を蒸着等で形成した後、この上に部分メッキ法によりAgバンパ8を形成し、バンパ電極を構成したものである。

通常、ガラス封止型パッケージは、封止工程で600～650℃という高温が必要である。このことから、従来のTi-n型シリコンショットキダイオードのように耐熱性に弱いものは、低価格のガラス封止型パッケージを使用出来なかったが、本実施例のTaSi-n型シリコンショット

キダイオードは、600～650℃でTaSi合金層を形成しているため、十分ガラス封止温度に耐えることが可能となり、低価格なローバリアショットキダイオードを供給することが可能となる。

〔発明の効果〕

以上説明したように本発明は、p型シリコン上に付着させたTaSi合金層をショットキバリア金属として使用することにより、シリコンとショットキバリア金属との界面を初期のシリコン表面より深いところに形成するため、非常に特性の安定したショットキバリアを形成することが出来る。

また、TaSi合金層は600～650℃という高温で形成されることから、従来に比べ耐熱性を大きく改善できるという効果がある。

図面の簡単な説明

第1図、第2図は本発明のローバリアショットキダイオードの第1、第2の実施例の断面図、

- 5 -

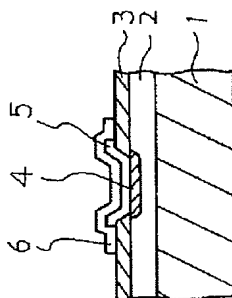
- 6 -

第3図は従来のローバリアショットキダイオードの断面図である。

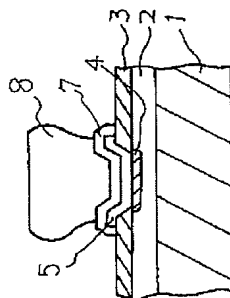
1…p型低抵抗シリコン基板、2…p型エピタキシャル層、3…シリコン酸化膜、4…TaSi合金層、5…Ti薄膜、6…Al薄膜、7…Au薄膜、8…Agバンパ、9…n型低抵抗シリコン基板、10…n型エピタキシャル層、11…Tiショットキバリア金属層。

代理人 弁理士 内 原 智

- 7 -

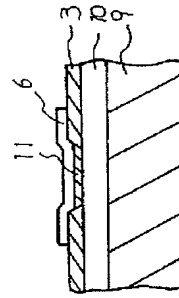


第1図



第2図

- 1…p型低抵抗シリコン基板
- 2…p型エピタキシャル層
- 3…シリコン酸化膜
- 4…TaSi合金層
- 5…Ti薄膜
- 6…Al薄膜
- 7…Au薄膜
- 8…Agバンパ
- 9…n型低抵抗シリコン基板
- 10…n型エピタキシャル層
- 11…Tiショットキバリア金属層



第3図